Universidad Rey Juan Carlos

GUÍA DOCENTE

PRÁCTICAS ACADÉMICAS EXTERNAS

MÁSTER U. EN INGENIERÍA INDUSTRIAL

CURSO 2026-27

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

Fecha de publicación: 06-07-2026

I.-Identificación de la Asignatura	
Tipo	PRACTICAS EXTERNAS
Período de impartición	2 curso, anual
Nº de créditos	12
Idioma en el que se imparte	Castellano

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

II.-Presentación

Actividades formativas realizadas por los estudiantes universitarios en una empresa, entidad u organismo, de carácter privado o público, que tienen como objetivo complementar la formación universitaria del estudiante, y acercar a éste a las realidades del ámbito profesional donde ejercerá su actividad una vez se haya graduado.
Las prácticas externas están reguladas a través de la normativa general de la Universidad Rey Juan Carlos.

II.B-Presentación en inglés

null

III.-Resultados de Aprendizaje

COM8. Ser capaz de integrar conocimientos y enfrentarse a la complejidad de formular juicios a partir de una información que, siendo incompleta o limitada, incluya reflexiones sobre las responsabilidades sociales y éticas vinculadas a la aplicación de sus conocimientos y juicios.
COM9. Saber comunicar las conclusiones ¿y los conocimientos y razones últimas que las sustentan¿ a públicos especializados y no especializados de un modo claro y sin ambigüedades.
COM12. Trabajar en equipos multidisciplinares.
HAB23. Saber comunicar eficazmente.
HAB24. Ser capaz de integrar conocimientos para entender el impacto de las soluciones ingenieriles en un contexto social global.
HAB25. Poseer capacidad de aprendizaje continuo.
HAB27. Poseer las habilidades de aprendizaje que permitan continuar estudiando de un modo autodirigido o autónomo.

- Leyenda para las titulaciones no adaptadas al RD 822/21: **CB** - competencias básicas, **CG** - competencias generales, **CE** - competencias específicas, **CT** - competencias transversales.
- Leyenda para las titulaciones adaptadas al RD 822/21: **CON** - conocimientos, **COM** - competencias, **HAB** - habilidades.

IV.-Contenido

IV.A.-Programa formativo de Prácticas Académicas Externas

Actividades formativas realizadas por los estudiantes universitarios en una empresa, entidad u organismo, de carácter privado o público, que tienen como objetivo complementar la formación universitaria del estudiante, y acercar a éste a las realidades del ámbito profesional donde ejercerá su actividad una vez que se haya graduado. Las prácticas externas están reguladas a través de la normativa general de la Universidad Rey Juan Carlos.

IV.B.-Actividades formativas

Tipo	Descripción
Prácticas	Prácticas en una entidad externa (AF-PE1). Comprenden todo tipo de actividad laboral que tenga como principal objetivo reforzar los conocimientos, habilidades y competencias adquiridos por el o la estudiante en el Máster, a través de la realización de un periodo de contrato en prácticas en dicha entidad. Existirá un tutor/a en la entidad, responsable del seguimiento de la actividad fuera de la universidad, y otro tutor/a académico/a en la URJC que deberá velar por el cumplimiento de la normativa académica y la adecuación de las actividades desarrolladas para el Máster en Ingeniería Industrial. Periodo de prácticas curriculares. Mínimo 300 h (12 ECTS)
Elaboración de memorias	Informes (AF-PE2). Consiste en el desarrollo y entrega de informes de seguimiento y finales sobre el desarrollo de las prácticas académicas externas en la entidad colaboradora. Se reportarán a través de la aplicación de la UPE. Además, se elaborará una memoria final detallada de actividades enviada al tutor académico (dirección del máster).
Otras actividades	Tutorías (AF-PE3). Tareas de tutorización presenciales entre el tutor académico de las Prácticas Académicas Externas y el estudiante.

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

V.-Tiempo de trabajo del alumnado	
Prácticas en empresas, laboratorios tecnológicos, clínicos, despachos, etc.	0
Otras actividades (asistencia a jornadas, eventos, etc)	0
Total de horas de trabajo del alumnado	300

VI.-Metodología y plan de trabajo

Tipo	Periodo	Contenido
Clases Teóricas	Semana 1 a Semana 3	Introducción al diseño avanzado de sistemas electrónicos digitales, dispositivos programables, FPGA, plataformas System-on-Chip, sistemas basados en procesador/multiprocesador y fundamentos de codiseño hardware/software.
Clases Teóricas	Semana 4 a Semana 6	Presentación de metodologías de diseño avanzado, lenguajes de descripción de hardware, diseño para síntesis, simulación, verificación y conceptos introductorios de Síntesis de Alto Nivel (HLS).
Resolución de ejercicios, problemas, casos	Semana 2 a Semana 7	Resolución de casos prácticos relacionados con diseño VHDL, representación en coma fija, cuantificación, diseño de filtros FIR, análisis de arquitecturas hardware y optimización de recursos en FPGA.
Prácticas	Semana 4 a Semana 10	Sesiones de laboratorio para el diseño, simulación e implementación de bloques hardware avanzados sobre FPGA, incluyendo filtros FIR, memorias de coeficientes, bancos de prueba y validación frente a modelos de referencia.
Prácticas	Semana 8 a Semana 14	Integración progresiva de los diseños en plataformas FPGA/SoC, conexión con periféricos de audio, uso de ZedBoard y códec ADAU1761, interfaces AXI-Lite, desarrollo software en C y validación del sistema completo.

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

Trabajos colectivos	Semana 5 a Semana 14	Desarrollo en grupo de un proyecto de diseño electrónico avanzado, integrando procesamiento digital de señal, lógica programable, software embebido y validación funcional sobre una plataforma FPGA/SoC.
Trabajos individuales	Semana 1 a Semana 15	Trabajo autónomo del estudiante para el estudio de documentación técnica, preparación de ejercicios, desarrollo de módulos hardware/software, análisis de resultados y elaboración de memorias técnicas.
Tutorías académicas	Semana 1 a Semana 1	Tutorías síncronas o asíncronas para el seguimiento de las prácticas y proyectos, resolución de dudas, revisión de decisiones de diseño, depuración y orientación sobre la validación de los sistemas implementados.
Pruebas	Semana 7 a Semana 7	Realización de pruebas de seguimiento o evaluación parcial sobre los contenidos teóricos y prácticos trabajados durante la primera parte de la asignatura.
Pruebas	Semana 16 a Semana 16	Realización de la prueba final de la asignatura, de acuerdo con el calendario oficial de evaluación establecido por la Universidad.

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

VII.-Método de evaluación
El uso de inteligencia artificial está prohibido en cualquier ejercicio y prueba de evaluación de la asignatura salvo que el profesor lo indique de forma explícita en el enunciado o en el material de esta. En caso de que esté permitido, se darán indicaciones precisas de cómo debe usarse.
VII.A.- Descripción de las pruebas de evaluación y su ponderación

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

El objetivo de la asignatura es aprender a diseñar, implementar e integrar sistemas electrónicos digitales avanzados sobre dispositivos de lógica programable y plataformas System-on-Chip (SoC). El enfoque planteado es aprender a diseñar de manera práctica utilizando herramientas de diseño digital, el lenguaje de descripción de hardware VHDL, entornos de simulación, implementación sobre FPGA y programación en C para sistemas embebidos.
Para ello, se propondrán actividades prácticas y proyectos relacionados con el procesamiento digital de señal y el codiseño hardware/software. En primer lugar, el estudiante trabajará en el diseño e implementación de bloques hardware avanzados, como filtros FIR, incluyendo su modelado, cuantificación, simulación e implementación en FPGA. Posteriormente, estos bloques se integrarán en una plataforma real de procesamiento de audio y, finalmente, se abordará el desarrollo de un sistema reconfigurable sobre una arquitectura Zynq SoC, donde el procesador podrá modificar dinámicamente parámetros del hardware mediante interfaces estándar como AXI-Lite.
La evaluación combinará actividades prácticas, proyectos de diseño y pruebas teóricas o teórico-prácticas. Las prácticas de laboratorio permitirán evaluar la adquisición progresiva de competencias en diseño, simulación, implementación y validación de sistemas electrónicos avanzados. El proyecto principal de la asignatura evaluará la capacidad del estudiante para integrar bloques hardware, software embebido, periféricos e interfaces de comunicación en una arquitectura FPGA/SoC completa. Será necesario obtener al menos un 5 sobre 10 en el proyecto para aprobar la asignatura.
Todas las entregas se realizarán a través del Aula Virtual y deberán ser originales, no pudiéndose entregar soluciones realizadas total o parcialmente por terceras personas. El incumplimiento de esta norma supondrá el suspenso de la actividad correspondiente, así como las acciones pertinentes establecidas en la normativa sobre conducta académica de la Universidad Rey Juan Carlos. Si el profesorado lo estima oportuno, podrá requerir la defensa presencial u oral de las prácticas o proyectos entregados. El resultado de dicha defensa podrá ratificar la calificación obtenida o modificarla en función del grado de autoría, comprensión y dominio técnico demostrado por el estudiante.
Además de las actividades prácticas y proyectos, se realizarán pruebas de evaluación sobre los contenidos teóricos y prácticos de la asignatura. Se podrá realizar una prueba de seguimiento mediante Aula Virtual, sin nota mínima y no reevaluable. En la convocatoria oficial ordinaria se realizará una prueba final teórico-práctica sobre el conjunto de contenidos de la asignatura. Para superar la asignatura será necesario obtener una nota mínima de 4 sobre 10 en dicha prueba final.
En la **convocatoria extraordinaria** se evaluarán las actividades reevaluables no superadas en la convocatoria ordinaria, manteniéndose la nota de aquellas actividades no reevaluables.

Código	Actividad	Liberatoria	Nota mínima	Reevaluable	Sistema de evaluación	Peso	Parte	Peso parte
SE1	Examen Aula Virtual	No	No	No	Examen Aula Virtual	5%	Teoría	40%
SE1	Examen final teórico-práctico	Sí	4	Sí	Examen	35%		
SE3	Prácticas de laboratorio FPGA/SoC	No	No	No	Corrección de prácticas de laboratorio	30%	Casos prácticos y proyectos	60%
SE2, SE4	Proyecto de diseño hardware/software	Sí	5	Sí	Corrección del proyecto	30%		

La dispensa académica de asistencia a clase no implica la exención automática de las actividades de evaluación continua ni de aquellas actividades formativas o evaluables que resulten necesarias para garantizar la adquisición de los resultados de aprendizaje previstos. El alumnado con dispensa deberá contactar con el profesorado responsable de la asignatura al inicio del

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

curso para establecer, en su caso, las adaptaciones oportunas, especialmente en relación con las prácticas de laboratorio, el desarrollo de proyectos y las pruebas de evaluación.

VII.B.- Revisión y reclamación de las pruebas de evaluación

Se realizará conforme al Reglamento de Prácticas Académicas Externas de la Universidad Rey Juan Carlos.

VII.C.- Alumnado con discapacidad o necesidades educativas especiales

Con el fin de garantizar la igualdad de oportunidades, no discriminación, la accesibilidad universal y la mayor garantía de éxito académico, las adaptaciones curriculares para alumnado con discapacidad o con necesidades educativas especiales serán pautadas por la Unidad de Atención a Personas con Discapacidad, de acuerdo con la normativa que regula el servicio de Atención a Estudiantes con Discapacidad, aprobada por Consejo de Gobierno de la Universidad Rey Juan Carlos.
Para que esas adaptaciones puedan realizarse, será requisito la emisión de un informe de adaptaciones curriculares por parte de dicha Unidad, por lo que el alumnado con discapacidad o necesidades educativas especiales deberá contactar con este servicio para analizar conjuntamente las distintas opciones.

VII.D.- Conducta académica, integridad y honestidad académica

La Universidad Rey Juan Carlos está plenamente comprometida con los más altos estándares de integridad y honestidad académica, por lo que estudiar en la URJC supone asumir y suscribir los valores de integridad y la honestidad académica recogidos en el Código Ético de la Universidad.
Para acompañar este proceso, la Universidad dispone de la Normativa de Convivencia de la Universidad Rey Juan Carlos y de diferentes herramientas (antiplagio, supervisión) que ofrecen una garantía colectiva para el completo desarrollo de estos valores esenciales.
Las herramientas basadas en inteligencia artificial pueden mejorar la experiencia de aprendizaje, pero debe utilizarse de forma ética, legal, honesta y transparente. Por este motivo, deben seguirse las recomendaciones de uso adecuado indicadas por los docentes de la asignatura.

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

VIII.-Recursos y materiales didácticos

Bibliografía de consulta

1. Churiwala, S. Designing with Xilinx FPGAs: Using Vivado. Springer International Publishing, 2017.
2. Floyd, T. L. Fundamentos de Sistemas Digitales. Prentice Hall, 2016.
3. Schaumont, P. A Practical Introduction to Hardware/Software Codesign. 2nd ed. Springer International Publishing, 2012.
4. Machado, F.; Borromeo, S.; Rodríguez, N. Diseño de sistemas digitales con VHDL. Universidad Rey Juan Carlos.
Disponible en: https://eciencia.urjc.es/handle/10115/5700
5. Machado, F.; Borromeo, S. Diseño de circuitos digitales con VHDL. Universidad Rey Juan Carlos.
Disponible en: https://eciencia.urjc.es/handle/10115/4045
6. AMD. Zynq 7000 SoC Technical Reference Manual (UG585).
Disponible en: https://docs.amd.com/r/en-US/ug585-zynq-7000-SoC-TRM
7. AMD. Vivado Design Suite: AXI Reference Guide (UG1037).
Disponible en: https://docs.amd.com/v/u/en-US/ug1037-vivado-axi-reference-guide
8. AMD. Vitis High-Level Synthesis User Guide (UG1399).
Disponible en: https://docs.amd.com/r/en-US/ug1399-vitis-hls

Bibliografía general

9. Ashenden, P. J. The Designer's Guide to VHDL. 3rd ed. Morgan Kaufmann, 2008.
10. Ashenden, P. J. Digital Design: An Embedded Systems Approach Using VHDL. Morgan Kaufmann, 2008.
11. Harris, D. M.; Harris, S. L. Digital Design and Computer Architecture. Morgan Kaufmann/Elsevier, 2007.
12. Rabaey, J. M.; Chandrakasan, A.; Nikoli¿, B. Digital Integrated Circuits: A Design Perspective. 2nd ed. Prentice Hall, 2003.

13. Documentación técnica de la placa ZedBoard y del flujo de audio utilizado en las prácticas.
14. Analog Devices. ADAU1761 audio codec documentation.
15. Materiales y vídeos de apoyo sobre diseño digital con VHDL, FPGA, Vivado/Vitis y sistemas embebidos.

IX.-Tutores académicos

Nombre y apellidos	AINHOA RIQUELME AGUADO
Correo electrónico	ainhoa.riquelme.aguado@urjc.es
Departamento	Matemática Aplicada, Ciencia e Ingeniería de los Materiales y Tecnología Electrónica
Campus de impartición	Móstoles
Categoría	Titular de Universidad
Titulación académica	Doctor
Responsable de asignatura	No
Horario de tutorías	Para consultar las tutorias póngase en contacto con el/la profesor/a a través de correo electrónico
Nº de Quinquenios	2
Nº de Sexenios	2
Nº de Sexenios de transferencia	0
Nº de evaluaciones positivas Docentia	3

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

Nombre y apellidos	JUAN PABLO FERNÁNDEZ HERNÁN
Correo electrónico	juanpablo.fernandez@urjc.es
Departamento	Matemática Aplicada, Ciencia e Ingeniería de los Materiales y Tecnología Electrónica
Campus de impartición	Móstoles
Categoría	Profesor/a Permanente Laboral
Titulación académica	Doctor
Responsable de asignatura	No
Horario de tutorías	Para consultar las tutorias póngase en contacto con el/la profesor/a a través de correo electrónico
Nº de Quinquenios	1
Nº de Sexenios	1
Nº de Sexenios de transferencia	0
Nº de evaluaciones positivas Docentia	2

Nombre y apellidos	SILVIA GONZÁLEZ PROLONGO
Correo electrónico	silvia.gonzalez@urjc.es
Departamento	Matemática Aplicada, Ciencia e Ingeniería de los Materiales y Tecnología Electrónica
Campus de impartición	Móstoles
Categoría	Catedrático/a de Universidad
Titulación académica	Doctor
Responsable de asignatura	No
Horario de tutorías	Para consultar las tutorias póngase en contacto con el/la profesor/a a través de correo electrónico
Nº de Quinquenios	5
Nº de Sexenios	4
Nº de Sexenios de transferencia	0
Nº de evaluaciones positivas Docentia	6

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.

Q2803011B UNIVERSIDAD REY JUAN CARLOS
Fecha firma: 26/11/2026 09:39 | Hash: 8c925de6ca09ddf194d457ef77083108.